

Docket No.: P2001,0182

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : CHRISTIAN PETERS
Filed : CONCURRENTLY HEREWITH
Title : THYRISTOR STRUCTURE AND OVERVOLTAGE PROTECTION
CONFIGURATION HAVING THE THYRISTOR STRUCTURE

CLAIM FOR PRIORITY

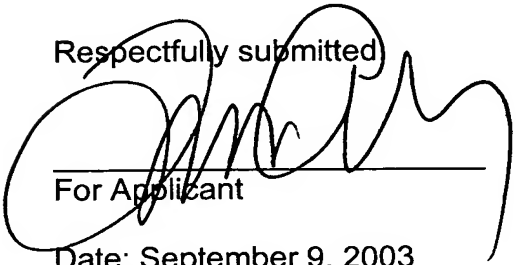
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119,
based upon the German Patent Application 101 11 462.1, filed March 9, 2001.

A certified copy of the above-mentioned foreign patent application is being submitted
herewith.

Respectfully submitted



For Applicant

LAURENCE A. GREENBERG
REG. NO. 29,308

Date: September 9, 2003

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/kf

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 101 11 462.1

Anmeldetag: 9. März 2001

Anmelder/Inhaber: Infineon Technologies AG, München/DE

Bezeichnung: Thyristorstruktur und Überspannungsschutzanordnung mit einer solchen Thyristorstruktur

IPC: H 01 L 29/74

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 1. August 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag



Beschreibung

Thyristorstruktur und Überspannungsschutzanordnung mit einer solchen Thyristorstruktur

5

Die Erfindung betrifft eine Thyristorstruktur und eine Überspannungsschutzanordnung gemäß der Patentansprüche 1 und 4.

10

Heutzutage sind bei Verwendung von CMOS-Technologien Thyristorstrukturen üblich, die eine planare Struktur aufweisen. Eine derartige Thyristorstruktur ist prinzipiell in Fig. 3. An der Oberfläche eines solchen Bauelementes sind nebeneinanderliegend ein n^- -Gebiet 2 und ein p^- -Gebiet 3 angeordnet, die die auch so genannten Basisgebiete der Thyristorstruktur bilden. Im n^- -Gebiet 2 ist ein p^+ -Gebiet 1 ausgebildet, das den Anodenanschluß darstellt. Den Kathodenanschluß stellt ein im p^- -Gebiet 3 ausgebildetes n^+ -Gebiet 4 dar. Den Steueranschluß wiederum bildet ein im p^- -Gebiet 3 ausgebildetes p^+ -Gebiet 5.

20

Bei der Herstellung der zuvor beschriebenen Struktur wird an der Oberfläche 8 ein Nitridschicht aufgetragen. Ladungen in dieser Nitridschicht führen zu einem parasitären Feldeffekt. Der gleiche parasitäre Effekt tritt auf, wenn an der Oberfläche 8 Verunreinigungen in den Gebieten 2 und 3 bei der Herstellung eingebaut werden.

25

30

Besonders häufig findet die zuvor beschriebene Thyristorstruktur ihre Anwendung in Überspannungsschutzanordnungen einem so genannten ESD-Schutz. Dieser findet häufig bei MOS-Eingangsstufen von integrierten Schaltungen Anwendung. Am zu schützenden Teil der integrierten Schaltung wird ein Überspannungsdetektor angeordnet, der mit dem Steueranschluß des Thyristors verbunden ist. Eine derartige Anordnung ist in US 4,896,243 beschrieben.

35

Anode und Kathode des Thyristors sind wiederum mit der Versorgungsspannung des zu schützenden Bauelementes verbunden, wenn die Versorgungsspannung überwacht werden soll.

- 5 Tritt nunmehr eine Überspannung auf, so wird der Thyristor über den Steueranschluß eingeschaltet und die Überspannung abgeleitet.

- 10 Ist nunmehr der parasitäre Feldeffekttransistor, wie zuvor beschrieben ausgebildet, so wird die überwachte Spannung kurzgeschlossen, was zum Gesamtausfall des zu schützenden Bauelementes führt.

- 15 Der Erfindung liegt die Aufgabe zugrunde eine Thyristorstruktur bzw. eine Überspannungsschutzanordnung mit einer derartigen Thyristorstruktur derart weiterzubilden, daß der Einfluß parasitärer Effekte vermieden wird.

- 20 Diese Aufgabe wird erfindungsgemäß mit den in den nebengeordneten Patentansprüchen angegebenen Maßnahmen gelöst.

- 25 Durch das Ausbilden zumindest einer Hilfs-Elektrode an der Oberfläche einer der beiden Gebiete des zweiten und dritten Gebietes, ist es möglich, die Oberfläche im Bereich der Hilfs-Elektrode in einen vorbestimmten Ladungszustand zu versetzen.

- 30 Eine Überspannungsschutzanordnung mit einer derartigen Thyristorstruktur führt nicht zum Ausfall des zu schützenden Bauteils durch parasitäre Effekte.

Weitere vorteilhafte Ausgestaltungen der Erfindung sind in den untergeordneten Ansprüchen angegeben.

- 35 Durch das vorsehen jeweils einer Hilfs-Elektrode auf dem zweiten und dritten Gebiet und dem Verbinden der Hilfs-Elektroden auf dem zweiten Gebiet mit dem ersten Anschluß und

der Hilfs-Elektrode am dritten Gebiet mit dem zweiten Anschluß, können auf einfache Weise an der Oberfläche die vorgegebenen Ladungszustände erzeugt werden.

- 5 Durch das Ausbilden der Hilfs-Elektrode mit Polysilizium und einem dieses von dem zweiten und dritten Gebiet trennenden Gateoxids, ist die Hilfs-Elektrode in einer üblichen Technologie einfach herstellbar.
- 10 Durch das integrieren der Überspannungsschutzanordnung auf einem Halbleiterschip ist der Überspannungsschutz einfach und wirkungsvoll herstellbar.

- Nachfolgend wird die Erfindung unter Bezugnahme auf die
- 15 Zeichnung an Hand von Ausführungsbeispielen erläutert.

Es zeigen:

- Fig. 1 eine erfindungsgemäße Thyristorstruktur,
- Fig. 2 eine erfindungsgemäße Überspannungsschutzanordnung in
- 20 prinzipieller Darstellung, und
- Fig. 3 eine übliche Thyristorstruktur.

- Fig. 1 zeigt ein erfindungsgemäßes Ausführungsbeispiel einer
- 25 Thyristorstruktur, die grundsätzlich der entspricht, die unter Bezugnahme auf Fig. 3 bereits in der Beschreibungseinleitung erläutert wurde. Gleiche Teile sind dabei mit gleichen Bezugszeichen versehen.

- Zusätzlich ist bei dem dargestellten Ausführungsbeispiel an
- 30 der gemeinsamen Oberfläche vom zweiten Gebiet 2 und dritten Gebiet 3, die häufig auch als Basisgebiete des Thyristors bezeichnet sind, voneinander getrennte Hilfs-Elektroden ausgebildet. Diese Hilfs-Elektroden setzen sich aus einem für die Herstellung von Feldeffekttransistoren üblichen Gateoxid 6 und
- 35 einem Elektrodenkontakt 7 aus Polysilizium zusammen. Der Elektrodenkontakt 7 der Hilfs-Elektrode, die an der Oberfläche des zweiten Gebietes 2 ausgebildet ist, ist elektrisch

leitend mit dem ersten Anschluß 1, dem Anodenkontakt verbunden. Die Hilfs-Elektrode, die an dem dritten Gebiet 3 ausgebildet ist, ist mit dem zweiten Anschluß, dem Kathodenkontakt elektrisch leitend verbunden. Auf diese Weise ist sichergestellt, daß sich an der Oberfläche in den Basisgebieten durch parasitäre Effekte kein leitender Kanal ausbilden kann, der einen Kurzschluß zwischen erstem Anschluß 1 und zweitem Anschluß 3 bewirken würde. Eine Aufsteuerung der Thyristorstruktur erfolgt nur durch das Einprägen eines Stroms am Steueranschluß 5.

Fig. 3 zeigt in prizipieller Darstellung die Thyristorstruktur in einer Überspannungsanordnung. Die zuvor beschriebene Thyristorstruktur ist mit ihrem Anoden- bzw. Kathodenanschluß, d.h. mit dem ersten Anschluß 1 und dem zweiten Anschluß 3, mit der Versorgungsspannung VDD und VSS des zu schützenden Bauelements 11 verbunden. Eine Überspannungsdetektoreinrichtung 13 überwacht einen die Versorgungsspannung des zu schützenden Bauelements 11. Beim Auftreten einer Überspannung prägt die Überspannungsdetektoreinrichtung 13 einen Strom über den Steueranschluß 5 in ein Basisgebiet, nämlich dem dritten Gebiet 3, der Thyristorstruktur ein. Diese zündet und schließt die Versorgungsspannung kurz.

Die Anordnung ist besonders für eine Integration geeignet. Dies bedeutet, die Thyristorstruktur wird zusammen mit dem Überspannungsdetektor an der Oberfläche des zu schützenden Bauelements integriert, wobei durch die beiden Hilfs-Elektroden vermieden wird, daß die Thyristorstruktur unter einem Dickoxid angeordnet wird, um parasitäre Effekte zu vermeiden. Somit bleibt die Wirkung der Thyristorstruktur vollständig erhalten.

Weiterhin ist eine solche Anordnung auf andere Spannungsüberwachungen, wie die Spannung von Signaleingängen anwendbar.

Patentansprüche

1. Thyristorstruktur mit
- 5 - einem ersten Anschluß (1), der als erstes Gebiet mit einem ersten Leitfähigkeitstyp ausgebildet ist,
 - einem zweiten Gebiet (2) eines zweiten Leitfähigkeitstyp, das an das erste Gebiet (1) angrenzt,
 - einem dritten Gebiet (3) vom ersten Leitfähigkeitstyp, das
10 an das zweite Gebiet (2) angrenzt und mit diesem eine gemeinsame Oberfläche (7) aufweist, und
 - einem zweiten Anschluß (4), das als viertes Gebiet vom zweiten Leitfähigkeitstyp an das dritte Gebiet angrenzt, dadurch gekennzeichnet,
 - 15 - daß an der gemeinsamen Oberfläche von dem zweiten Gebiet (2) und dem dritten Gebiet (3) zumindest an eines der beiden Gebiete angrenzend eine Hilfs-Elektrode (6, 7) angeordnet ist.
- 20 2. Thyristorstruktur nach Anspruch 1, dadurch gekennzeichnet, daß an das zweite Gebiet (2) und an das dritte Gebiet (3) angrenzend auf der gemeinsamen Oberfläche (8) von zweitem Gebiet (2) und drittem Gebiet (3) jeweils eine Hilfs-Elektrode (6, 7) angeordnet ist.
- 25 3. Thyristorstruktur nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Hilfs-Elektrode (6, 7) aus einem leitfähigen Bereich (7) aus Polysilizium und einem den leitfähigen Bereich (7) von der gemeinsamen Oberfläche (8) isolierenden Hilfs-Oxid gebildet ist.
- 30 4. Überspannungsschutzanordnung mit einer Thyristorstruktur nach einem der Ansprüche 1 bis 3, bei der ein zu schützendes Bauelement (5) zwischen dem ersten Anschluß (1) und dem zweiten Anschluß (4) elektrisch leitend angeordnet ist und das
35 zweite oder dritte Gebiet (3) einen Steueranschluß (5) aufweist, an dem ein Überspannungsdetektor angeschlossen ist,

der eine Überspannung an dem zu schützenden Bauelement erfaßt.

- 5 5. Überspannungsschutzanordnung nach Anspruch 4, dadurch gekennzeichnet, daß der Steueranschluß (5) ein Gebiet vom gleichen Leitfähigkeitstyp wie das Gebiet, an dem es angeordnet ist, ist und eine höhere Leitfähigkeit als dieses aufweist.
- 10 6. Überspannungsschutzanordnung nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß an den ersten Anschluß (1) und den zweiten Anschluß (4) die Versorgungsspannung (VDD, VSS) des zu schützenden Bauelements angeschlossen ist.
- 15 7. Überspannungsschutzanordnung nach Anspruch 4, 5 oder 6, dadurch gekennzeichnet, daß die Überspannungsschutzanordnung integriert auf einem einzigen Halbleiterchip angeordnet ist.

Zusammenfassung

Thyristorstruktur und Überspannungsschutzanordnung mit einer solchen Thyristorstruktur

5

Es ist eine Thyristorstruktur mit einem ersten Anschluß (1), der als erstes Gebiet mit einem ersten Leitfähigkeitstyp ausgebildet ist, vorgesehen. Ein zweites Gebiet (2) eines zweiten Leitfähigkeitstyp, grenzt an das erste Gebiet (1). Ein drit-

10

tens Gebiet (3) vom ersten Leitfähigkeitstyp, das an das zweite Gebiet (2) angrenzt weist mit diesem eine gemeinsame Oberfläche (7) auf. Ein zweiter Anschluß (4), grenzt als

15

viertes Gebiet vom zweiten Leitfähigkeitstyp an das dritte Gebiet an. An der gemeinsamen Oberfläche von dem zweiten Gebiet (2) und dem dritten Gebiet (3) ist zumindest an eines der beiden Gebiete angrenzend eine Hilfs-Elektrode (6, 7) angeordnet.

20 Figur 1

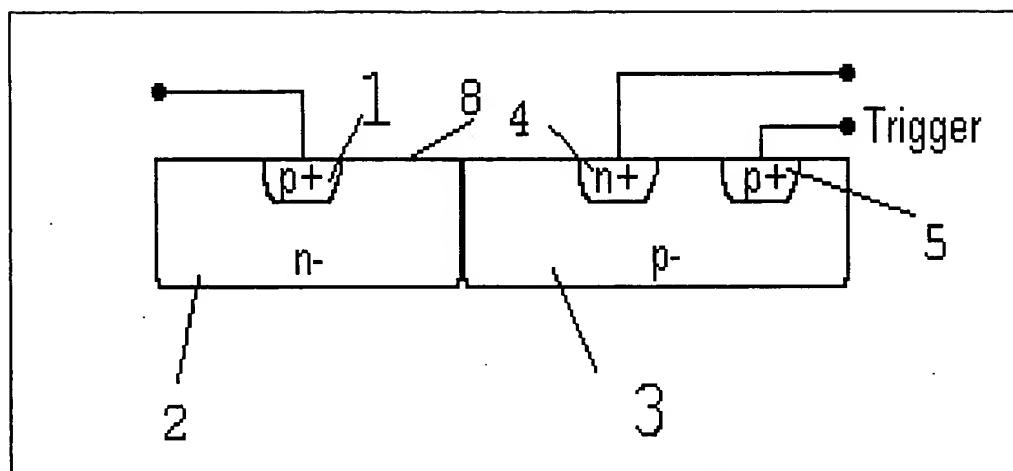


Fig. 3

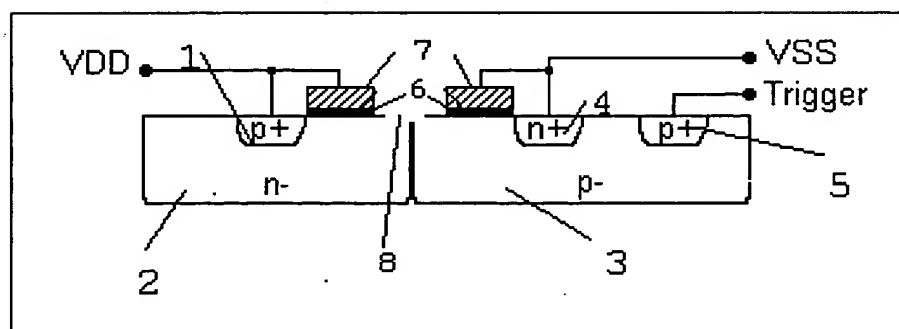


Fig. 1

P2001, OK2

2/2

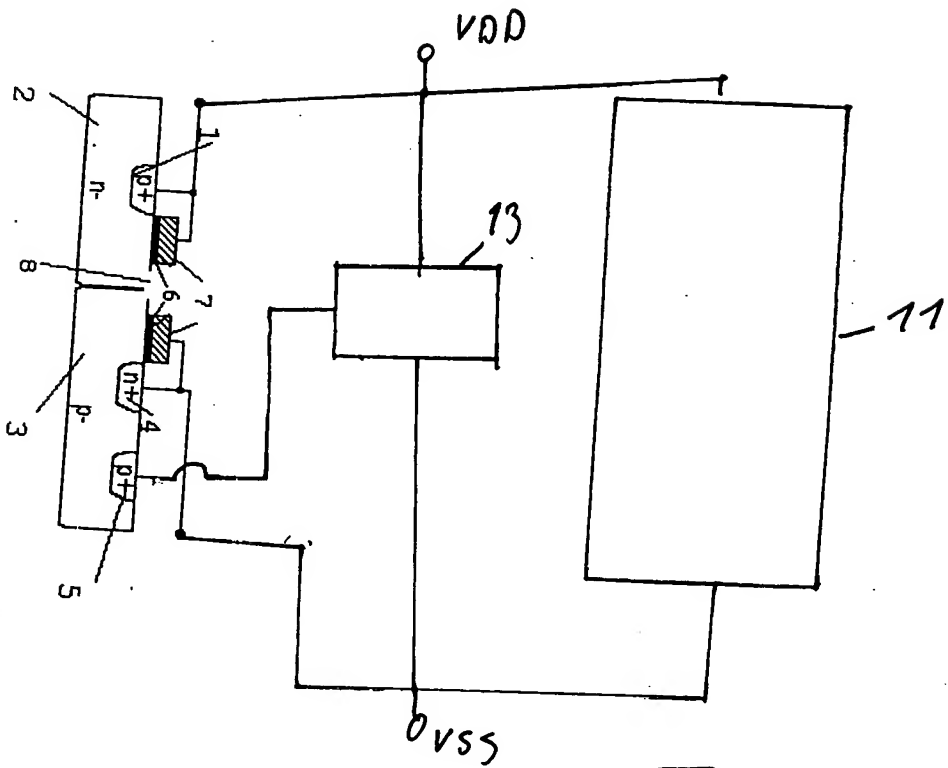


Fig. 2